

PROGRAMA ANALÍTICO DE : TÉCNICAS DIGITALES 1
(PLAN 1995/ajustado 2013).

Nivel	Cuatrimestre	Código	Hs. semanales
3ro	Anual		4

Correlatividades:

Para cursar:

Cursada: Informática 1

Aprobada: Álgebra y Geometría Analítica.

Para rendir:

Aprobada: Informática 1

Estrategias metodológicas

Clases teóricas: exposición del tema por parte del docente, presentando el marco teórico correspondiente utilizando el cañón electrónico, proyectando circuitos, diagrama, tablas. La pizarra será utilizada como elemento auxiliar para la profundización de determinados temas. Dialogo con los alumnos y evacuación de dudas e inquietudes. Se pone especial énfasis en el diseño y síntesis de los circuitos. En cada unidad se incorpora la modelización de circuitos de aplicación mediante la utilización de lenguajes descriptores de hardware (VHDL).

Clases prácticas de aula: exposición de la técnica o método a aplicar en la resolución de ejercicios y problemas, guía y seguimiento de los estudiantes en la resolución de la guía de trabajos prácticos.

Clases prácticas de laboratorio: realización de trabajos prácticos para dar experiencia, afianzar las destrezas y fomentar los hábitos necesarios en las técnicas digitales

Criterios de Evaluación: Evaluación de trabajos prácticos de laboratorio, exámenes parciales y desarrollo de un proyecto integrador. Evaluación final mediante un examen que abarca toda la materia.

Objetivos:

Al finalizar el curso, el estudiante estará capacitado para: Analizar, diseñar y desarrollar circuitos y subsistemas digitales con tecnologías SSI, MSI, LSI. Introducir en Lenguajes de Programación de Hardware. Implementar sistemas que involucren procesamiento digital de datos, su manipulación y control.

Contenidos:

UNIDAD 1: ÁLGEBRA DE BOOLE.

Postulados y teoremas del Álgebra de Boole. Principios de la lógica. Concepto de Miniterminos y Maxiterminos. Teoremas de Morgan. Teorema del consenso. Operaciones lógicas y su analogía mecánica. Concepto de Tabla de Verdad. Conceptos de los lenguajes de descripción de Hardware – RTL- VHDL. Elementos del lenguaje.

Duración: 2 Semanas

UNIDAD 2: FUNCIONES LÓGICAS Y SU MINIMIZACIÓN.

Función canónica. Obtención de funciones desde la tabla de verdad. Función complemento. Expansión a la forma canónica, métodos tabulares y algebraicos. Operadores lógicos y sus relaciones. Formas estándar y su obtención. Conceptos básicos de minimización. Diagramas de Karnaugh para 2, 3, 4 y 5 variables. Representación de funciones en Diagramas K y su minimización. Implicantes primos, esenciales y no esenciales. Condiciones no importa/no sucede. Introducción a los métodos de minimización por cubos e hipercubos. Método Quine-McCluskey. Aplicación de las funciones lógicas. Descripción de funciones lógicas en VHDL. VHDL concurrente. Introducción a las herramientas de CAD. Síntesis. Archivos UCF. Simulación.

Duración: 3 Semanas

UNIDAD 3: SISTEMAS DE NUMERACIÓN Y CÓDIGOS.

Sistemas de numeración posicionales o pesados (decimal, binario, octal y hexadecimal), polinomio de formación. Métodos de pasaje de una base a otra. Códigos binarios, distintos tipos, BCD, progresivos, alfanuméricos, ASCII. Códigos con detección de errores (con bit de paridad) y códigos con detección / corrección de errores (Hamming). Representación de magnitudes, punto fijo y punto flotante, formato IEEE 754. Representación numérica en VHDL.

Duración: 3 Semanas

UNIDAD 4: CODIFICADORES/DECODIFICADORES. MULTIPLEXORES - DEMULTIPLEXORES.

Generación de códigos y sus circuitos asociados. Circuitos integrados comerciales y expansiones. Diseño de un codificador decimal a BCD. Conversión de códigos. Decodificador, concepto, tipos. Circuitos integrados comerciales y su expansión. Aplicaciones: diseño de un decodificador BCD a decimal, diseño de un decodificador BCD a siete segmentos. El decodificador como generador de funciones. Multiplexores, concepto, distintos tipos, aplicaciones. El multiplexor como generador de funciones. Demultiplexores, concepto, distintos tipos, aplicaciones. Multiplexor analógico. VHDL Funcional, uso de when - else, with – select, aplicación a codificadores y multiplexores.

Duración: 2 Semanas

UNIDAD 5: ARITMÉTICA BINARIA.

Suma binaria, suma BCD, resta binaria (sus distintos casos): conceptos, reglas operativas, tablas de verdad y circuitos representativos. Circuito sumador/restador. Circuitos integrados comerciales, expansiones. Comparadores de magnitud, conceptos, reglas operativas, y circuitos representativos. Circuitos integrados comerciales, expansiones.



Unidad Lógica y Aritmética. Multiplicación. Diseño de circuitos aritméticos utilizando VHDL. Paquetes y bibliotecas. Instanciación de componentes.

Duración: 2 Semanas

UNIDAD 6: TECNOLOGÍA.

Familia lógica ideal, sus características: función de transferencia, especificaciones de tensión y de corriente, disipación de potencia, retardo de propagación, margen de ruido.

Familia C-MOS: Serie 4000, 74HC y 74HCT. Características: impedancia de entrada y de salida, función de transferencia, especificaciones de tensión y de corriente de entrada y de salida, margen de ruido, retardo de propagación, consumo estático y dinámico. Interface C-MOS/TTL y TTL/C-MOS. Lógica de tres estados. Tipos de salida.

Familia TTL: Serie 74/54 Standard, Schotky y Low Schotky. Características generales.

Display – LED: conceptos básicos, características tensión-corriente y corriente intensidad-lumínica. Excitación de LED con transistores y con CI. Display de siete segmentos, configuración ánodo común y cátodo común. Display multiplexado. Display de cristal líquido, conceptos básicos.

Dispositivos lógicos programables FPGA- CPLD - PAL – GAL, tecnología SRAM y antifuse.

Introducción al diseño de circuitos impresos de alta velocidad, diseño multilayer conceptos básicos. Efectos del impreso sobre la comunicación de datos digitales. Terminación de línea. LVDS.

Circuitos comerciales de adaptación de niveles de tensión. Tendencias tecnológicas.

Duración: 3 Semanas

UNIDAD 7: BIESTABLES, CONTADORES Y REGISTROS.

Memoria de un bit. Circuito biestable SR activo por alto y por bajo. Tabla de estados.

Diagrama temporal. Circuito biestable SR síncrono, tabla de estados y diagrama temporal.

Biestable tipo D asíncrono y síncrono. Limitaciones de los biestables. Biestable Maestro-Eslavo, tipos SR, JK y D. Tablas, ecuaciones de estado y diagramas temporales Biestables activados por flancos (edge triggered).

Contadores, conceptos básicos: modulo, tipo de cuenta, código, etc. Contadores asíncronos y síncronos. Contadores ascendentes y descendentes. Diseño de contadores asíncronos y síncronos. Condiciones iniciales. Contadores programables. Conexiones en cascada de contadores.

Registro de desplazamiento, clasificación de los registros. Registro de desplazamiento como contador. Diagrama de estados universal. Diagramas de Brujin. Circuito de retardo con compuertas. Aplicaciones.

Descripción de sistemas secuenciales en VHDL, process, if-then-else, elsif.

Duración: 4 Semanas

UNIDAD 9: CIRCUITOS SECUENCIALES.

Circuitos secuenciales síncronos, conceptos básicos. Análisis de un circuito secuencial. Procedimiento de diseño. Diseño de un generador de secuencia. Automata de Mealy y de Moore. Reducción de estados. Asignación de estados. Descripción de máquinas de estado en VHDL, simulación. Problemas de aplicación.

Duración: 3 Semanas



UNIDAD 10: MEMORIAS.

Conceptos básicos, clasificación de las memorias según el modo de operación, permanencia de la información, la tecnología, etc. Descripción de los pines, utilización de los buses, del habilitador del chip. Diagrama temporal de una memoria de acceso aleatorio. Memorias ROM, PROM, EPROM y EEPROM, estructura básica y descripción de las celdas básicas. Aplicaciones con ROM: semisumador, generador de pulsos, generación y conversión de códigos. Análisis de los requerimientos temporales de los sistemas.

Duración: 2 Semanas

UNIDAD 11: ESTRUCTURAS DE BUSES.

Comunicación en sistemas de múltiples bloques, intercambio de información tipo "uno a uno", "uno a todos", "todos a uno" y todos con todos", concepto de bus. Control de las transferencias: utilización de elementos de tercer estado para su implementación; operación secuencial y su temporización. Tipos de buses: unidireccionales, bidireccionales, multiplexados. Buses dedicados. Aplicaciones más comunes, arquitectura ortogonal.

Duración: 2 Semanas

UNIDAD 12: CIRCUITOS DE TIEMPO

Osciladores con CI inversores, control del ciclo de trabajo, entradas de habilitación. Osciladores con Trigger Schmitt. Circuito monoestable, monoestable redisparable, Circuito de retardo con compuertas y con Trigger Schmitt. Osciladores a cristal, osciladores integrados. Teoría básica del PLL, usos.

Duración: 3 Semanas

BIBLIOGRAFIA

- Técnicas digitales 1 Rodolfo Cavallero
- Sistemas Digitales principios y aplicaciones. Tocci, Widmer, Moss. Año 2007
- Fundamentos de sistemas digitales. Floyd. Año 2006.
- Diseño de sistemas Digitales. Un enfoque integrado. Vyemura. Año 2000.
- Diseño de Sistemas Digitales con VHDL. Pérez, Soto, Fernandez. Año 2002.
- Sistemas Electrónicos Digitales. Mandado, Rodriguez. Año 2008.
- Fundamentos de lógica digital con diseño VHDL. Brown, Zvonko. Año 2005.
- High speed digital design. A Handbook of Black Magic. Howard, Graham. Año 1993.
- Diseño Digital Principios y Prácticas. Wakerly. Año 2001.