

MODALIDAD ACADÉMICA

Asignatura	Arquitectura de Computadoras	
Carrera	INGENIERÍA EN SISTEMAS DE INFORMACIÓN	
Ciclo Lectivo	2017	
Vigencia del programa	Desde el ciclo lectivo 2017	
Plan	2008	
Nivel	☒ 1er. Nivel ☐ 2do. Nivel ☐ 3er. Nivel ☐ 4to. Nivel ☐ 5to. Nivel	
Coordinador de la Cátedra	Dr. Ing. Luis Rafael Canali / Ing. Walter Lancioni	
Área de Conocimiento	☐ Programación ☒ Computación ☐ Sistemas de Información ☐ Gestión Ingenieril ☐ Modelos ☐ Complementaria	
Carga horaria semanal	10 horas	
Anual/ cuatrimestral	Cuatrimestral	
Contenidos Mínimos, según Diseño Curricular-Ordenanza 1150 (sólo para asignaturas curriculares)	• Sistemas numéricos de distintas bases, operaciones básicas, resta por complemento, circuitos lógicos y digitales básicos, códigos y representaciones. • Tecnología: memorias, almacenamientos auxiliares, dispositivos de entrada y salida. • Arquitectura: unidades estructurales básicas, UCP, memorias, UAL, controladores, buses, relojes, interfaz de E/S, concepto de microcódigo, plataformas CISC y RISC, principios de programación en lenguajes de base.	
Correlativas para cursar (según Diseño Curricular-Ordenanza 1150)	Regulares	Aprobadas
	no aplica	no aplica
Correlativas para rendir (según Diseño Curricular-Ordenanza 1150)	Regulares	Aprobadas
	no aplica	no aplica
Objetivos de la Asignatura	• Lograr que el alumno adquiera capacidades aplicativas en los aspectos de tecnología de los sistemas digitales (hardware, plataformas, circuitos, componentes) • Conseguir que el alumno adquiera capacidades descriptivas relacionadas con tecnología asociada a procesamiento numérico y comunicaciones de datos.	
Programa Analítico		
Unidad Nro. 1: Sistemas de numeración.		
Objetivos Específicos:		

Lograr que el alumno adquiriera dominio de sistemas de numeración en bases no decimales, particularmente la binaria y comprenda las ventajas tecnológicas de esta última.

Contenidos:

- Definición de un sistema de numeración posicional. Ejemplo en base 10.
- Métodos para cambio de base. Ejemplos. Problema de convergencia cuando $b_a \neq b_b$
- Concepto de longitud de palabra. Justificación tecnológica.
- **Definición de complemento a la base. Demostración de la existencia de “resta por complemento” en base generalizada.**
- **Introducción de la base 2. Resta por complemento en base 2.** Sistema octal. Sistema hexadecimal.

Bibliografía sugerida:

Principios digitales, Roger Tokheim, 1ª ed., Capítulos 1. Números y 10. Aritmética binaria
Biblioteca Central Ubicación: **621.395 TOK p** (2ª ed.)

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulo 2. Números, códigos y aritmética
Biblioteca Central Ubicación: **k/430**

Sistemas digitales, principios y aplicaciones, Ronald Tocci y Neal Widmer, 8th ed., Capítulo 2. Sistemas de numeración y códigos
Biblioteca Central Ubicación: **k/430**

Bibliografía Complementaria:

M.C. Ginzburg - *La PC por dentro*, Apéndice 1, 2ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 004.25 GIN i

M.C. Ginzburg - *Operación y programación de computadoras*, Capítulo 3. Representación y aritmética y Apéndice 2. Sist. numéricos, 4ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

M.C. Ginzburg - *Introducción a las técnicas digitales con circuitos integrados*, Capítulo 2. Codif. bin. núm. y car., y Apéndice 1. Enteros y punto flotante IEEE, 7ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 621.395 GIN i

Williams Stallings - *Organización y Arquitectura de Computadores*, Capítulo 8. Aritmética del computador. Editorial Prentice Hall - 5ª edición - 2000. Biblioteca Central Ubicación: 004.22 STA o

Morris Mano - *Arquitectura de computadores*, Capítulo 1. Sistemas binarios. Editorial Prentice Hall - 3ª edición. Biblioteca Central Ubicación: 004.22 MAN a

Andrew Tanenbaum - *Organización de Computadores, Un enfoque estructurado*, Apéndice A. Números binarios. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Cavallero Rodolfo, *Libro Técnicas Digitales I*, Capítulos 1.4. Sist. numeración y códigos; editado por EDUCO (2008), UTN FRC. Biblioteca Central Ubicación: 621.381 CAV

Evaluación:

Escrita individual, mediante resolución de ejercicios con distintos sistemas numéricos y conversión entre ellos.

Presentación de informes

Unidad 2. Códigos y representación.

Objetivo específico:

Introducir al alumno en los sistemas de códigos y en la representación de números en distintos formatos.

Contenidos:

- Definición de código. Propiedades. Ejemplos. Paridad. Chequeo Cíclico de Redundancia.
- Detección de errores. Distancia de Hamming.
- Códigos contiguos. Ventajas tecnológicas. Ejemplos.
- Sistemas de punto flotante. **Representación de números en formato ANSI de simple y doble precisión. Representación según IEEE 754. Justificación. Uso de formato BCD.**

Bibliografía sugerida:

Principios digitales, Roger Tokheim, 1ª ed., Capítulos 2.Códigos y 6.Conversión de códigos
Biblioteca Central Ubicación: **621.395 TOK p** (2ª ed.)

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulo 2. Números, códigos y aritmética
Biblioteca Central Ubicación: **k/430**

Sistemas digitales, principios y aplicaciones, Ronald Tocci y Neal Widmer, 8th ed., Capítulo 2.Sistemas de numeración y códigos
Biblioteca Central Ubicación: **k/430**

Representación de los números en la computadora. Pablo Santamaría. Facultad de Ciencias Astronómicas y Geofísicas. Universidad Nacional de La Plata. Disponible en Repositorio.

Alternativas:

*M.C. Ginzburg - Operación y programación de computadoras, Capítulo 3.Representación de datos, 4ª edición.
Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o*

M.C. Ginzburg - Introducción a las técnicas digitales con circuitos integrados, Capítulo 2.Codif. bin.núm y caracteres, y Apéndice 1.Enteros y punto flotante IEEE, 7ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 621.395 GIN i

*Morris Mano - Arquitectura de computadores, Capítulo 1.Sistemas binarios. Editorial Prentice Hall - 3ª edición.
Biblioteca Central Ubicación: 004.22 MAN a*

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Apéndice A. Números binarios y B. Números de punto flotante. Edit. Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Cavallero Rodolfo, Libro Técnicas Digitales I, Capítulos 1.4.Sist. numer. y códigos; editado por EDUCO (2008), UTN FRC. Biblioteca Central Ubicación: 621.381 CAV

Evaluación:

Evaluación y valoración de distintos proyectos propuestos por el profesor. Evaluación y discusión grupal

Unidad 3. Circuitos digitales.

Objetivo específico:

Lograr que el alumno domine desde una óptica práctica, circuitos digitales sencillos en la solución de problemas.

Contenido:

- Circuitos combinacionales
 - Funciones binarias: AND, OR, XOR. Tabla de verdad de c/u.
 - Función unaria NOT. Tabla de verdad.
 - Implementación: compuertas. Circuitos comerciales.
 - Solución de problemas sencillos.
- Circuitos secuenciales
 - Bases de tiempo. Aspectos tecnológicos relacionados a la frecuencia.
 - Circuito de Eccles-Jordan. Implementación con compuertas. Ventajas e inconvenientes.
 - El biestable J-K. Implementación Master - Slave. Reloj. Sistemas síncronos.
 - Conexión de J-K en modo T ("toggle"). Circuito contador / divisor.
 - Conexión de J-K en modo D ("data"). Célula de memoria.
 - Construcción de un registro de desplazamiento usando "modo D"
 - Construcción de "latches" usando "modo D". Caso especial: 8 bits. **Longitud de palabra arbitraria. Definición formal de registro. Registro de doble puerta.**
 - Registro de desplazamiento. Cambio de modo paralelo a modo serie. Funcionalidad detallada.
 - Sistemas digitales: codecs, sumadores, multiplexores, comparadores, generadores/detectores de paridad.

Bibliografía sugerida:

Principios digitales, Roger Tokheim, 1ª ed., Capítulos 5.Simplificación, 7.Basculadores, 8.Contadores, 9.Registros, 10.Circ. aritm., 11.Circ. int.

Biblioteca Central Ubicación: **621.395 TOK p** (2ª ed.)

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulo 3.Dispositivos digitales básicos

Biblioteca Central Ubicación: **k/430**

Sistemas digitales, principios y aplicaciones, Ronald Tocci y Neal Widmer, 8th ed., Capítulos 3.Compuertas lógicas, 4.Circ. combinacionales, 5.Flip-flops, 6.Aritmética y circuitos, 7.Contadores y registros, 8. CI, 9.MSI CI

Biblioteca Central Ubicación: **k/430**

Alternativas:

M.C. Ginzburg - Operación y programación de computadoras, Apéndice 1.Álgebra de Boole en circuitos lógicos, 4ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

M.C. Ginzburg - Introducción a las técnicas digitales con circuitos integrados, Combinacionales: Capítulos 3 al 8, Secuenciales: Capítulos 9-10-13-14; 7ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 621.395 GIN i

Williams Stallings - Organización y Arquitectura de Computadores, Apéndice A.Logica digital. Editorial Prentice Hall - 5ª edición - 2000. Biblioteca Central Ubicación: 004.22 STA o

Morris Mano - Arquitectura de computadores, Capítulos 1 al 7. Editorial Prentice Hall - 3ª edición. Biblioteca Central Ubicación: 004.22 MAN a

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Capítulo 3. Nivel de lógica digital. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Cavallero Rodolfo, Libro Técnicas Digitales I, Capítulos 1. Circ. combinacionales, 3. Flip-flops, contadores, registros, 5. Circ. secuenciales; editado por EDUCO (2008), UTN FRC. Biblioteca Central Ubicación: 621.381 CAV

Evaluación:

Escrita individual, mediante resolución de problemas de diseño y síntesis de circuitos lógicos utilizando técnicas desarrolladas en clases. Presentación de informes

Unidad 4. Memorias.

Objetivo específico:

Lograr que el estudiante distinga entre los distintos tipos de tecnología de memoria, comprenda sus limitaciones en cuanto a prestaciones y conozca en detalle sus usos y aplicaciones.

Contenido:

- Unidad base de memoria. Control de flujo de información. Direccionamiento y señales de control (CS; Rd; Wr; OE, etc) y su secuencia temporal. **Bus de direcciones y de datos. Problemas tecnológicos asociados a la velocidad de transporte.**
- RAM estática y dinámica. Diferencia en estructura. **Memoria “cache”. Sistemas de nivel uno y dos. Descripción del funcionamiento de una cache. Memorias DDR. Distintos tipos y diferencias entre ellas.**
- Memorias no volátiles. Tipos de tecnologías existentes. Usos de cada una.
- Memorias de acceso secuencial: **discos**, cintas, disquettes. Definición del controlador. Esquemas de transferencia de datos.

Bibliografía sugerida:

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulos 3. Dispositivos digitales básicos y 4. Fundamentos de las microcomputadoras
Biblioteca Central Ubicación: **k/430**

Sistemas digitales, principios y aplicaciones, Ronald Tocci y Neal Widmer, 8th ed., Capítulo 11. Memorias
Biblioteca Central Ubicación: **621.395 TOC s**

Modern Processor Design - Fundamentals of superscalar processors, John Paul Shen, 2005, Capítulo 3. Memory and I/O Systems

Alternativas:

M.C. Ginzburg - La PC por dentro, Capítulos Memoria principal o central, Entradas y salidas, Memoria Caché, 2ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 004.25 GIN i

M.C. Ginzburg - Operación y programación de computadoras, Capítulo 4. Memoria, 9. Periféricos, 10. Operaciones de E/S, 4ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

M.C. Ginzburg - Introducción a las técnicas digitales con circuitos integrados, Capítulo 12. ROM y RAM; 7ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 621.395 GIN i

Williams Stallings - Organización y Arquitectura de Computadores, Capítulos 4 y 5. Editorial Prentice Hall - 5ª edición - 2000. Biblioteca Central Ubicación: 004.22 STA o

Morris Mano - Arquitectura de computadores, Capítulo 6.Registros y memoria. Editorial Prentice Hall - 3ª edición. Biblioteca Central Ubicación: 004.22 MAN a

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Capítulos 2.Org.sist.computadora: Memoria primaria y secundaria y 3.Nivel de lógica digital. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Gastón C. Hillar - Estructura interna de la PC, Memorias: Capítulos 4 y 5, Memoria auxiliar y E/S: Capítulos 7 al 11 y 15 - Edit. Hispano Americana S.A - 5 edición - 2007. Biblioteca Central Ubicación: 004 HIL e

Cavallero Rodolfo, Libro Técnicas Digitales I, Capítulo 6.Memorias; editado por EDUCO (2008), UTN FRC. Biblioteca Central Ubicación: 621.381 CAV

Evaluación:

Evaluación y valoración de distintos proyectos propuestos por el profesor. Evaluación y discusión grupal

Unidad 5. Descripción detallada de las arquitecturas corrientes de computadoras.

Objetivo específico:

Lograr que el estudiante incorpore el conocimiento de la organización y arquitectura de una buena parte de las computadoras de uso actual. Familiarizar al estudiante con las arquitecturas de computadoras alternativas a la Von Neumann y sus modalidades de funcionamiento.

Contenido:

- Arquitectura de máquinas Von Neumann. Unidad Central de Proceso, Memoria y E/S en bloques. Relaciones entre sí.
- Bloque de memoria. Concepto de programa almacenado. Tipos y formato de datos.
- Unidad Central de Proceso (UCP). Propósito. Registros: Contador de programa, Punteros. Registros destinados a uso general.
- Concepto de “instrucción”. Partes de la misma. Código de operación. Modos de direccionamiento. Operando. Estructuras: “memoria / memoria”; “memoria / registro”. Colas de ejecución. **Funcionamiento detallado de una cola de ejecución de cinco etapas.**
- Máquinas de set de instrucciones complejo y de set de instrucciones reducido (CISC y RISC). Concepto. Ejemplos. Ventajas y limitaciones de cada caso. Ejemplos de procesadores de cada sub-clase.
- **Construcción de la cadena de datos (datapath) para una instrucción RISC (MIPS, ARM, etc.) y para una instrucción CISC (Wintel)**
- Estados de la UCP. Ciclos de búsqueda y ejecución. Ejemplos de instrucciones simples. Definición de microcódigo.
- Unidad Aritmética y Lógica (UAL). Estructura. **Secuencia de eventos en fase de búsqueda y ejecución de la instrucción “MOV” en los esquemas “memoria / memoria” y “memoria / registro”.** Registros temporales de la UAL. Funcionamiento del Contador de Programa.
- Controladores de entrada / salida. Funcionamiento. Concepto de interrupción. Controladores de interrupción. Ejemplo: i8259.
- Arquitectura Harvard. Estructura. Ventajas tecnológicas del uso de memoria para programa y datos de modo diferenciado. Ejemplos de procesadores Harvard.

Bibliografía sugerida:

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulos 4.Fundamentos de las microcomputadoras, 5.El microprocesador, 7.Interfaces con el uP
Biblioteca Central Ubicación: **k/430**

Modern Processor Design - Fundamentals of superscalar processors, John Paul Shen, 2005, Capítulos 1. Processor Design, 2. Pipelined Processors

Alternativas:

M.C. Ginzburg - La PC por dentro, Capítulos Hardware del computador, Memoria principal o central, Papel de la UC, UAL, Las interrupciones, Pentium y RISC, 2ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 004.25 GIN i

M.C. Ginzburg - Operación y programación de computadoras, Capítulos 1.Conceptos de computadores, 6.Unidad de control, 11.Instrucciones e interrupciones, 4ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

Williams Stallings - Organización y Arquitectura de Computadores, Capítulos 1 y 3-4-6-9-10-11-12. Editorial Prentice Hall - 5ª edición - 2000. Biblioteca Central Ubicación: 004.22 STA o

Morris Mano - Arquitectura de computadores, Capítulos 11.Diseño de computadores y 12.Diseño sistema microcomputador. Editorial Prentice Hall - 3ª edición. Biblioteca Central Ubicación: 004.22 MAN a

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Capítulos 2.Org. computadora:Procesadores y RISC vs.CISC; 5.Nivel de arquitectura del conjunto de instrucciones. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Evaluación

Evaluación y valoración de distintos proyectos propuestos por el profesor. Evaluación y discusión grupal.

Unidad 6. Introducción a la programación en Assembler.

Objetivo específico:

Familiarizar al estudiante con la programación en lenguajes de base.

Contenido:

- Funcionamiento de los ensambladores: compilación, linkeado. Módulos de linkado. Cargadores en memoria.
- Estructura de los programas. Tipos de datos, inicialización. Organización: “main” o modulo principal. Rutinas asociadas. Documentación.
- El ensamblador X86. Detalles. Ejemplos.

Bibliografía sugerida:

Fundamentos de Microprocesadores, Roger Tokheim, 2ª ed., Capítulo 5.Programación del microprocesador
Biblioteca Central Ubicación: **k/430**

Alternativas:

M.C. Ginzburg - La PC por dentro, Capítulo Debug, 2ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 004.25 GIN i

M.C. Ginzburg - Operación y programación de computadoras, Capítulos 5.Programación de UCP, 6.Niveles de lenguaje, 4ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Capítulo 7.Nivel de lenguaje ensamblador. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Evaluación

Evaluación y valoración de distintos proyectos propuestos por el profesor. Evaluación y discusión grupal.

Unidad 7. Dispositivos de entrada / salida.

Objetivo específico:

Lograr que el estudiante conozca los diferentes dispositivos de E/S asociados a las computadoras actuales y conozca sus ventajas y limitaciones.

Contenido:

- Monitores. Tecnologías existentes. Ventajas y limitaciones.
- Interfaces hápticas: teclado, ratón, joystick. Descripción de su lazo de interacción hombre/máquina.
- Impresoras: de impacto, a chorro de tinta y láser. Definición de la matriz de caracteres. Introducción del tinte (b/n) y del color.
- Dispositivos ópticos: escáner, discos ópticos.

Bibliografía sugerida:

M.C. Ginzburg - La PC por dentro, Capítulos Entradas y salidas, Detalles de los buses, 2ª edición -. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 004.25 GIN i

M.C. Ginzburg - Operación y programación de computadoras, Capítulo 9.Periféricos, 4ª edición. Editorial: Biblioteca Técnica Superior. Biblioteca Central Ubicación: 005.1 GIN o

Williams Stallings - Organización y Arquitectura de Computadores, Capítulo 6.E/S. Editorial Prentice Hall - 5ª edición - 2000. Biblioteca Central Ubicación: 004.22 STA o

Andrew Tanenbaum - Organización de Computadores, Un enfoque estructurado, Capítulos 2.Org. sist. computadora: 2.4.E/S. Editorial Pearson. Biblioteca Central Ubicación: 004.22 TAN o

Gastón C. Hillar - Estructura interna de la PC, Capítulos 7 al 11 y 15 - Edit. Hispano Americana S.A - 5 edición - 2007. Biblioteca Central Ubicación: 004 HIL e

Evaluación: Evaluación y valoración de distintos proyectos propuestos por el profesor. Evaluación y discusión grupal.

Metodología de enseñanza y aprendizaje

LINEAMIENTOS METODOLOGICOS BÁSICOS.

	La cátedra pone énfasis en lograr que los alumnos aprendan a aprender. Es decir, buscar soluciones a problemas y dificultades a través de procesos creativos estimulados por conocimientos actualizados e investigaciones y estudios al día. En función de ellos, la propuesta de enseñanza deberá adecuarse a las fases del aprendizaje en que se encuentre el alumno y a los objetivos formulados, con el fin de promover una formación integral. Al elaborar los objetivos de esta asignatura, hemos pensado que los contenidos no son los objetivos, sino simples medios para alcanzarlos, para ello hemos enunciado un objetivo general para la materia y objetivos específicos para cada unidad temática, buscando que estos traten de alcanzar el objetivo general formando una estructura coherente. La cátedra parte del supuesto que las teorías del aprendizaje se basan en distintos modelos pedagógicos y que si bien son aproximaciones de la realidad, resulta difícil aplicar un modelo puro en la práctica. En el intento de revertir el modelo causa-efecto que induce a una actitud pasiva en el alumno, se plantea una propuesta que permita: • La reflexión y discusión de los temas • La autonomía del alumno en la búsqueda de solución y toma de decisiones frente a un problema. Por ello, se rescata la importancia de trabajar con una propuesta permita al alumno adquirir habilidades en la resolución de problemas.															
Sistema de evaluación (Nombrar y describir cada una de las diferentes instancias de evaluación)	Evaluaciones parciales y examen final. Ver a continuación.															
Regularidad: condiciones (Describir las condiciones necesarias para regularizar. Se sugiere incluir la aclaración que el estudiante en condición de regular puede rendir en el plazo de un ciclo lectivo sin control de correlativas aprobadas)	Para lograr la condición de alumno regular el alumno deberá cumplir con las siguientes condiciones: • Asistencia a clase. • Aprobar dos parciales teóricos, con nota igual o mayor a cuatro. • Aprobar dos parciales prácticos, con nota igual o mayor a cuatro. En los parciales existe instancia de recuperación. • Presentación de TODOS los informes, individuales o grupales solicitados según planificación de la cátedra. • Haber realizado todas las actividades extras solicitadas por la Cátedra. Recomendación para la calificación de parciales Las notas de los parciales deberán corresponder con la de los puntajes o porcentajes indicados en la tabla de mas abajo. Para tal fin deberán confeccionar los parciales de manera que el total de puntos sea el indicado. En caso de que el puntaje total sea menor que 100 (cien), se tomarán los porcentajes correspondientes. Como regla general, siempre que un porcentaje de un número con decimales, se tomará el siguiente criterio: Si el decimal es mayor o igual a cincuenta, se redondeará la nota hacia el entero superior, en caso de ser menor de 50 se redondeará hacia el entero inferior. Escala de notas de regularidad(*) <table><tr><th>NOTAS</th><th>PORCENTAJE</th><th>CALIFICACIÓN</th></tr><tr><td>1</td><td></td><td>No Aprobado</td></tr><tr><td>2</td><td></td><td>No Aprobado</td></tr><tr><td>3</td><td></td><td>No Aprobado</td></tr><tr><td>4</td><td>55% a 57%</td><td>Aprobado</td></tr></table>	NOTAS	PORCENTAJE	CALIFICACIÓN	1		No Aprobado	2		No Aprobado	3		No Aprobado	4	55% a 57%	Aprobado
NOTAS	PORCENTAJE	CALIFICACIÓN														
1		No Aprobado														
2		No Aprobado														
3		No Aprobado														
4	55% a 57%	Aprobado														

	<table><tr><td>5</td><td>58% a 59%</td><td>Aprobado</td></tr><tr><td>6</td><td>60% a 68%</td><td>Aprobado</td></tr><tr><td>7</td><td>69% a 77%</td><td>Aprobado</td></tr><tr><td>8</td><td>78% a 86%</td><td>Aprobado</td></tr><tr><td>9</td><td>87% a 95%</td><td>Aprobado</td></tr><tr><td>10</td><td>96% a 100%</td><td>Aprobado</td></tr></table>	5	58% a 59%	Aprobado	6	60% a 68%	Aprobado	7	69% a 77%	Aprobado	8	78% a 86%	Aprobado	9	87% a 95%	Aprobado	10	96% a 100%	Aprobado
5	58% a 59%	Aprobado																	
6	60% a 68%	Aprobado																	
7	69% a 77%	Aprobado																	
8	78% a 86%	Aprobado																	
9	87% a 95%	Aprobado																	
10	96% a 100%	Aprobado																	
	(*) Escala acordada en reunión de Docentes Coordinadores																		
Promoción: condiciones (Aclarar si hubiera promoción de alguna parte de la asignatura, las condiciones y si tiene duración, con el mayor detalle posible)	Promoción PARTE PRÁCTICA: Rindiendo dos parciales prácticos (con instancia de recuperación), con una calificación promedio igual o mayor a ocho, con solo una nota igual a siete, y además haber aprobado los parciales teóricos con nota igual o superior a cuatro. Cumplimentar con todas las actividades descriptas en la regularización.																		
Aprobación Directa: condiciones. (la calificación será la nota registrada como Nota Final en Autogestión) (Se sugiere incluir la aclaración que el estudiante, en esta condición, puede registrar su nota en examen en el plazo de un ciclo lectivo, sin control de correlativas aprobadas, y después de ello se le exigirán correlativas aprobadas)	Se podrá aprobar de manera directa toda la materia, siempre y cuando el alumno realice lo siguiente: 1. Cumplir con todas las condiciones de Promoción del Examen Final Práctico indicados en el punto anterior 2. Aprobando los parciales teóricos (con instancia de recuperación), con una calificación promedio igual o mayor a ocho, con notas mayores a seis. 3. Desarrollar un trabajo de relevamiento de literatura, sobre temas del programa. Dichos trabajos deben ser innovadores y de calidad académica adecuada. Los trabajos serán evaluados por los profesores de la Cátedra con la misma modalidad de los exámenes finales. Para su evaluación deberá presentarse todo el material exigido por la Cátedra, y deberán estar presentes todos los integrantes del grupo. El trabajo indicado en el punto anterior, puede ser realizado en forma individual o en grupos de 2 (dos) alumnos como máximo. Las excepciones solo las podrá decidir el Titular de la Cátedra o el tribunal que se disponga para la evaluación. Los grupos podrán conformarse con alumnos de distintos cursos de la Cátedra. El o los alumnos interesados en promocionar deberán presentar su propuesta para su evaluación, hasta el día 30 de mayo /30 de Setiembre del corriente ciclo lectivo, o el día hábil inmediatamente posterior en caso de que este fuera feriado. No se aceptarán trabajos posteriores a esta fecha. El profesor a cargo del curso es el responsable de transmitir al titular de la Cátedra o a quien se designe, la recepción de los trabajos y de los grupos interesados en la promoción. Los trabajos aceptados serán publicados en Autogestión, juntamente con el nombre del o de los integrantes del grupo. Los trabajos y/o los nombres de los alumnos que no están publicados, no tendrán derecho a aprobación directa bajo ninguna circunstancia. Los alumnos tendrán 7 días a partir de la publicación para hacer los descargos o reclamos pertinentes, vencido dicho plazo, no serán considerados para la aprobación directa.																		
Modalidad de examen final (Describir las características metodológicas del examen final para los distintos estados del estudiante)	Se tomará un Examen Final en un solo horario por turno, el cual se dividirá en dos partes: PRÁCTICO: A las 14 horas, se valorarán los conocimientos prácticos mediante un examen que podrá estar constituido por ejercicios matemáticos de distintos sistemas numéricos, de diseño y síntesis de circuitos lógicos combinacionales o secuenciales o bien alguna práctica en laboratorio sobre selección y reconocimientos de componentes de hardware.																		

	TEÓRICO: A las 16 horas se evaluará el teórico en forma oral y coloquial mediante la conformación de tribunales de profesores. Se le asignará en forma aleatoria tres temas, de los cuales el alumno elige un tema para desarrollar y el profesor puede elegir alguno o ambos de los temas existentes.																																				
	NOTA		PORCENTAJE		CALIFICACIÓN																																
	1				Insuficiente																																
	2				Insuficiente																																
	3				Insuficiente																																
	4				Insuficiente																																
	5				Insuficiente																																
	6		60% a 68%		Aprobado																																
	7		69% a 77%		Bueno																																
	8		78% a 86%		Muy Bueno																																
	9		87% a 95%		Distinguido																																
	10		96% a 100%		Sobresaliente																																
Docentes Coordinadores) es la que se acompaña.																																					
Actividades en laboratorio	Se desarrollarán prácticos de laboratorio que tendrán como finalidad que el alumno pueda distinguir los distintos componentes del hardware de una computadora y la interdependencia entre ellos.																																				
Horas/año totales de la asignatura (hs. cátedra)	128																																				
Cantidad de horas prácticas totales (hs. cátedra)	24																																				
Cantidad de horas teóricas totales (hs. cátedra)	104																																				
Tipo de formación práctica (sólo si es asignatura curricular -no electiva-)	☐ Formación experimental ☒ Resolución de problemas de ingeniería ☐ Actividades de proyecto y diseño ☐ Prácticas supervisadas en los sectores productivos y /o de servicios																																				
Cantidad de horas cátedras afectadas a la formación práctica indicada en el punto anterior (sólo si es asignatura curricular -no electiva-)	24																																				
Descripción de los prácticos	TP N° 1: Resolución de ejercicios de la guía de la Cátedra <table><tr><td>Mod</td><td>Título</td><td>Tpo</td><td>Lugar</td><td>Material</td><td>Modo</td></tr><tr><td>I</td><td>Comprensión de los sistemas numéricos de notación posicional</td><td>2 Hs</td><td>Aula</td><td>Guía de ejercicios</td><td>Individual</td></tr><tr><td>II</td><td>Ejercicios sobre los sistemas numéricos, binario, octal y hexadec.</td><td>2 Hs</td><td>Aula</td><td>Guía de ejercicios</td><td>Individual</td></tr><tr><td>III</td><td>Ejercitación de aritmética digital. Suma y resta por complemento</td><td>4 Hs</td><td>Aula</td><td>Guía de ejercicios</td><td>Individual</td></tr></table> TP N° 2: Simplificación, síntesis y elaboración de circuitos lógicos digitales <table><tr><td>Mod</td><td>Título</td><td>Tpo</td><td>Lugar</td><td>Material</td><td>Modo</td></tr></table>							Mod	Título	Tpo	Lugar	Material	Modo	I	Comprensión de los sistemas numéricos de notación posicional	2 Hs	Aula	Guía de ejercicios	Individual	II	Ejercicios sobre los sistemas numéricos, binario, octal y hexadec.	2 Hs	Aula	Guía de ejercicios	Individual	III	Ejercitación de aritmética digital. Suma y resta por complemento	4 Hs	Aula	Guía de ejercicios	Individual	Mod	Título	Tpo	Lugar	Material	Modo
Mod	Título	Tpo	Lugar	Material	Modo																																
I	Comprensión de los sistemas numéricos de notación posicional	2 Hs	Aula	Guía de ejercicios	Individual																																
II	Ejercicios sobre los sistemas numéricos, binario, octal y hexadec.	2 Hs	Aula	Guía de ejercicios	Individual																																
III	Ejercitación de aritmética digital. Suma y resta por complemento	4 Hs	Aula	Guía de ejercicios	Individual																																
Mod	Título	Tpo	Lugar	Material	Modo																																

	<table> <tr> <td>I</td> <td>Simplificación y síntesis mediante diagrama de Karnaugh.</td> <td>2 Hs</td> <td>Aula</td> <td>Guía de ejercicios</td> <td>Individual</td> </tr> <tr> <td>II</td> <td>Ejercicios sobre circuitos lógicos combinacionales</td> <td>2 Hs</td> <td>Aula</td> <td>Guía de ejercicios</td> <td>Individual</td> </tr> <tr> <td>III</td> <td>Ejercicios sobre circuitos lógicos secuenciales</td> <td>4 Hs</td> <td>Aula</td> <td>Guía de ejercicios</td> <td>Individual</td> </tr> </table> TP N° 3: Conceptos básicos sobre programación de microprocesadores. <table> <tr> <td>Mod I</td> <td>Título Set de instrucciones básicas de los microprocesadores. Conceptos de programación en Assembler</td> <td>Tpo 4 Hs</td> <td>Lugar Aula</td> <td>Material Guía de ejercicios</td> <td>Modo Individual</td> </tr> </table>	I	Simplificación y síntesis mediante diagrama de Karnaugh.	2 Hs	Aula	Guía de ejercicios	Individual	II	Ejercicios sobre circuitos lógicos combinacionales	2 Hs	Aula	Guía de ejercicios	Individual	III	Ejercicios sobre circuitos lógicos secuenciales	4 Hs	Aula	Guía de ejercicios	Individual	Mod I	Título Set de instrucciones básicas de los microprocesadores. Conceptos de programación en Assembler	Tpo 4 Hs	Lugar Aula	Material Guía de ejercicios	Modo Individual
I	Simplificación y síntesis mediante diagrama de Karnaugh.	2 Hs	Aula	Guía de ejercicios	Individual																				
II	Ejercicios sobre circuitos lógicos combinacionales	2 Hs	Aula	Guía de ejercicios	Individual																				
III	Ejercicios sobre circuitos lógicos secuenciales	4 Hs	Aula	Guía de ejercicios	Individual																				
Mod I	Título Set de instrucciones básicas de los microprocesadores. Conceptos de programación en Assembler	Tpo 4 Hs	Lugar Aula	Material Guía de ejercicios	Modo Individual																				
Criterios generales (los cuales serán tenidos en cuenta en las correcciones)	Corrección de las respuestas a las consignas. Claridad de expresión Prolijidad de presentación																								
Cronograma de actividades de la asignatura (contemplando las fechas del calendario 2017 y para cada unidad)	Ver Anexo 1																								
Propuesta para la atención de consultas y mail de contacto.	Cada profesor publica en su curso las direcciones de correo electrónico y la disponibilidad horaria de consulta de los profesores. Cada docente elabora su Planificación y cronograma de actividades, indicando fecha, horas y tema a tratar cada día																								
Plan de integración con otras asignaturas	La materia Arquitectura de Computadoras está íntimamente relacionada con el resto de las materias del Área Computación. Es la primera del primer nivel y por consiguiente el alumno comienza el aprendizaje de esta área. Es fundamental para comprender conceptos de, Sistemas Operativos (SOP) del segundo nivel y Comunicaciones (COM) del tercer nivel. Al ser una materia que sirve de base a otras, debe valerse de conocimientos adquiridos en Matemática Discreta, y en las materias de las áreas básicas, como Física, Química y del área matemática. Los requisitos mínimos que un alumno debe conocer al comenzar el son: Matemática discreta Conceptos de códigos, y de programación básica Álgebra de Boole y lógica digital Programación Nociones básicas de programación																								
Bibliografía Obligatoria	M.C. Guinzburg - La PC por dentro -. Editorial: Biblioteca Técnica Superior - 4 edición - 2006. Gastón C. Hillar - Estructura interna de la PC - Edit. Hispano Americana S.A - 5 edición - 2007 Williams Stalling - Organización y Arquitectura de Computadores. Editorial Prentice Hall – 5° edición - 2000.																								
Bibliografía Complementaria	EEE 754-2008. IEEE Standard for Floating-Point Arithmetic Sponsored by the Microprocessor Standards Committee IEEE. 3 Park Avenue , New York, NY 10016-5997, USA EIA Recommended Standard 232. Electronics Industries Association 3253 Pennsylvania Ave. Room 2345. Washington, D.C., 20020, USA																								

	Texas Instruments Corp. Clock and timing guide, 2009 http://clocks.ti.com TMS320C6745/6747 Fixed/Floating-point Digital Signal Processor Reference www.ti.com Computer Organization and Design. 4th Edition The hardware / software interfase. David Patterson, John Hennesy ©Morgan Kaufmann (Elsevier Press), 2009 ISBN 9-78012374-937					
Distribución de docentes	Curso	Turno	Día y Horas	Profesor	J. T.P.	Ayudante
	1K1	Mañana	Jue 3-4-5-6 Vie 1-2-3-4	Espeche Oscar	Meloni Brenda	Botta Oscar
	1K2	Mañana	Mar 1-2-3-4 Jue 1-2-3-4	Motta Gustavo	Liendo Susana	DiGioanantonio María A.
	1K3	Mañana	Mie 3-4-5-6 Jue 1-2-3-4	Lancioni Walter	Serna Mónica	Carrera Silvia
	1K4	Mañana	Mie 1-2-3-4 Vie 3-4-5-6	Motta Gustavo	Liendo Susana	DiGioanantonio María A.
	1K5	Mañana	Mie 1-2-3-4 Jue 3-4-5-6	Chiodi Gustavo	Paz Menvielle Alejandra	DiGioanantonio María A.
	1K6	Mañana	Mar 1-2-3-4 Vie 1-2-3-4	Lancioni Walter	Di Gioanantonio Maria A.	Oliva Sevilla Luis
	1K7	Mañana	Lun 1-2-3-4 Mar 3-4-5-6	Chiodi Gustavo	Masciotti Norma	Oliva Sevilla Luis
	1K8	Mañana ContraTurno	Mar 3-4-5-6 Jue 1-2-3-4	Motta Gustavo	Serna Mónica	Karim Nemer Pelliza
	1K9	Tarde	Mie 1-2-3-4 Jue 3-4-5-6	Arias Silvia	Meloni Brenda	DiGioanantonio María A.
	1K10	Tarde	Mie 1-2-3-4 Jue 3-4-5-6	Cura Norberto	Sánchez Edgar	Ontivero Lucía
	1K11	Tarde ContraTurno	Jue 3-4-5-6 Vie 1-2-3-4	Pereyra Silvia	Sánchez Edgar	
	1K12	Noche	Mar 1-2-3-4 Jue 1-2-3-4	Arch Daniel	Piozzi Félix	Botta Oscar
	1K13	Noche	Mar 1-2-3-4 Jue 1-2-3-4	Cayuela Pablo	Masciotti Norma	Oliva Sevilla Luis
	1K14	Mañana	Jue 3-4-5-6 Vie 1-2-3-4	Canali Luis	Paz Menvielle Alejandra	Karim Nemer Pelliza

Firma:

Aclaración: Luis Rafael Canali