

CURRICULUM VITAE PERTENECIENTE A WALTER JOSÉ LANCIONI

1. Datos personales

- | | | |
|------|------------------------|--|
| 1.1. | Apellido, Nombres: | Lancioni, Walter José |
| 1.2. | Lugar y fecha de Nac.: | Oliva - Pcia. de Córdoba Argentina, 29 de Abril de 1959. |
| 1.3. | D.N.I : | 13.006.402 |
| 1.4. | Domicilio particular: | Antonio Machado 1159 B° Altamira C.P: 5006. Córdoba. |
| 1.5. | TE : | (0351) 152209029 |
| 1.6. | E-mail: | walter.lancioni@gmail.com |

2. Estudios Superiores

2.1. Estudios Universitarios:

Ingeniero Eléctrico/Electrónico. Otorgado por la Universidad Católica de Córdoba. Córdoba. Argentina.
Fecha de Egreso: 21 de Dic. de 1983.

2.2. Estudio de Post-grado:

Licenciado en Ciencias Aplicadas Con Orientación Microelectrónica (**FSA 2L**).1991-1992. Otorgado por la Facultad de Ciencias Aplicadas de la Univ. Católica de Louvain-la-Neuve. **Bélgica**. Egreso: 10/11/1992.

2.3. Curso de Post-grado: obtención de **Certificado en “Electronics Engineering (Microcomputer)”**. Otorgado por la Agencia de Cooperación Internacional del Japón desde el 13/11/ 1995 al 9/02/1996 en **Sapporo-Japón**.

2.4. **Doctorado en Ingeniería Electrónica** en la Univ. Católica de Córdoba. Egreso: 30/11/2021.

3. Actividades actuales y antecedentes docentes.

- 3.1. Pertenezco al Grupo de Microelectrónica de la UCC, como Miembro investigador de Proyectos de investigación.
- 3.2. Profesor Adj. Int. de Arquitectura de computadoras en la UTN FRC desde 1/5/95 al 2012 y Prof. Adj. por concurso de Arquitectura de Computadoras desde el 2012 y continúa.
- 3.3. Prof. Tit. de Elec. Analóg. II de la Fac. de Ing. Electr. de la UCC desde 2006 y continúa.

4. Publicaciones

- 4.1 *“Etude et réalisation d’un prototype de convertisseur Sigma-Delta du 2ème ordre”*. Trabajo de fin de estudio para obtención del grado de “Licencie en Science Appliquees”. Un ejemplar se encuentra en la biblioteca de l’Université Catholique de Louvain la Neuve. Bélgica.
- 4.2 Capítulo de libro: Documento de trabajo - SERIE Ingeniería *“Plataforma Básica para Dispositivos Inteligentes”* Incluye CD. Editorial EDUCC DdT 008-03. Documento técnico. Editorial UCC.

5. Trabajos presentados a congresos y seminarios.

- 5.1. *“Continuous Time full- Feedforward MASH 2-2 Architecture for Sigma-Delta modulators”*. Walter J. Lancioni, Fortunato C. Dualibe, Pablo A. Petrashin, Luis Toledo and Carlos D. Vazquez. Presentación oral el día 28 de febrero en el LASCAS 2018, 9th IEEE Latin American Symposium on Circuits and Systems. Puerto Vallarta, Jalisco, México del 25 al 28 de Febrero del 2018.
- 5.2. *“OBT applied to 2nd order continuos time Feedforward Sigma Delta Modulator”*. Walter J. Lancioni, Pablo Petrashin, Luis Toledo, Juan Castagnola, Carlos D. Vazquez and Fortunato C. Dualibe. 20th IEEE Latin American Test Symposium LATS 2019 . Santiago de chile del 11 al 13 de marzo de 2019.
- 5.3. *“Temperature compensated low voltage MOSFET radiation sensor: proof of concept and a case study”*. Pablo A. Petrashin, Walter J. Lancioni, Luis E. Toledo, Agustín Laprovitta, Juan L. Castagnola. JAREE (Journal on Advanced Research in Electrical Engineering). 08/2020. Indonesia.
- 5.4. *“Embedded Radiation Sensor with OBIST Structure for Applications in Mixed Signal Systems”*. Pablo Petrashin, Walter Lancioni, Juan Castagnola, Agustín Laprovitta. ISSN: 2579-6216 - Journal on Advanced Research in Electrical Engineering, Vol 5, No 2, pp114-119, Sept.2021
- 5.5. *“Total Irradiated Dose Measurement Using N-MOST Based Oscillator”*. Juan L. Castagnola, Pablo A. Petrashin, Agustín Laprovitta and Lancioni Walter José. Congreso URUCON 2021. Nov 2021. Montevideo Uruguay.
- 5.6. *“A Simple Low Voltage, Temperature Compensated MOSFET Dosimeter for embedded applications”*. Pablo A. Petrashin, Walter J. Lancioni, Agustín Laprovitta, Fortunato C. Dualibe, Juan L. Castagnola. SASE 2022, Simposio Argentino de Sistemas Embebidos. Facultad de Ingeniería de la Universidad Nacional de La Plata URL: <http://www.sase.com.ar/2022/>.
- 5.7. *“Effect of Vth shifting in CMOS Transistors”*, Pablo Petrashin, Fortunato Dualibe, Walter J. Lancioni, Juan L. Castagnola, Agustín Laprovitta,. 24th IEEE Latin American Test Symposium.Veracruz, Mexico, 21st - 24th March 2023.
- 5.8. *“Comparison of P&O methods for MPPT in a real system with a synchronous buck converter”*. Nievas Agustín, Pablo Petrashin, Walter Lancioni, Agustín Laprovitta, Juan Castagnola.LACCEI 2023. presentado en Julio 2023.
- 5.9. *“Reliable Temperature Measurement in Radiation-Intensive Environments”*. Pablo A. Petrashin, Walter J. Lancioni, Agustín Laprovitta, Juan L. Castagnola. ISSN: 2579-6216. Journal on Advanced Research in Electrical Engineering. 05/2024. <http://jaree.its.ac.id/index.php/jaree/article/view/379> .

6. Participación en Actividades de Evaluación

- 6.1. Revisor de artículos de las conferencias **DCIS** (Conference on Design of Circuits and Integrated Systems) desde el **2001 al 2004**.
- 6.2. **IBERCHIP**. Miembro de Comité de Evaluación de Congreso. 2005 al 2010.
- 6.3. Colaboración en la confección del “LIBRO BLANCO DE LA PROSPECTIVA TIC” proyecto 2020. Del Ministerio de Ciencia, Tecnología e Innovación Productiva.
- 6.4. Miembro del comité evaluador de los simposios LASCAS IEEE Latin American Symposium on Circuits and Systems desde el año 2016 al 2022.

7. Cursos de especialización, capacitación docente, pasantías y seminarios realizados.

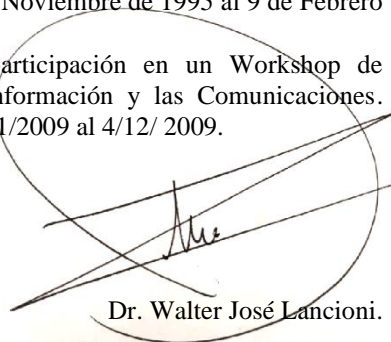
- 7.1. Participación en el “2009 Information and Communications Technology Training Workshop for Latin American Scholars and Researchers”. En la National Chiao Tung University, Duración: 20 hrs. Del 30 de nov. al 4 de dic. de 2009. En Taipéi, Taiwan.
- 7.2. Pasantía desde el 5/12/12 al 4/1/13 en la Univ. Politécnica de Mons dpto microelectronica, en el marco del acuerdo bilateral MINCyT (Argentina) y FNRS (Bélgica) 2012/14. Título del Proyecto: "DESIGN AND TEST OF ANALOG AND RADIO FREQUENCY INTEGRATED CIRCUITS IN THE NANOSCALE AGE".
- 7.3. Pasantía en la Univ. de MONS (Bélgica) Trabajando en la tesis de doctorado el depto. de microelectrónica a cargo del Dr. Dualibe , durante el mes de julio de 2015.
- 7.4. Participación como docente en el curso: “Basic of Digital and Analog Design” en la 10° **EAMTA** (Escuela Argentina de Micro-Nanoelectrónica, Tecnología y Aplicaciones). Desarrollada en la Universidad Tecnológica Facultad Regional Villa María del 25 julio hasta el 1 agosto de 2015.
- 7.5. SASE 2018 Simposio Argentino de Sistemas Embebidos, Participación en calidad de disertante del Tutorial: “**Moduladores Sigma-Delta de tiempo continuo para convertidores A/D de alta resolución, bajo consumo y baja tensión de alimentación**”. Realizado en la UTN, FRC del 15 al 17 de Agosto de 2018.
- 7.6. Presentación oral del artículo. “Continuous Time full- Feedforward MASH 2-2 Architecture for Sigma-Delta modulators”. W. Lancioni, C. Dualibe, P. Petrashin, L.Toledo and C.Vazquez. En el 9th LASCAS IEEE Latin American Symposium on Circuits and Systems. Puerto Vallarta, Jalisco, México del 25 al 28 /02/2018.
- 7.7. Ppresentación oral del paper “OBT applied to 2nd order continuos time Feedforward Sigma Delta Modulator” , en la 20th IEEE LATS 2019 (Latin American Test Simposio), del 11 al 13 /03/ 2019 en Santiago de Chile.
- 7.8. Participación en calidad de expositor del Tutorial: "Moduladores Sigma-Delta de tiempo continuo para convertidores A/D de alta resolución, bajo consumo y baja tensión de alimentación" en el Simp, Arg. de Sist. Embebidos (SASE 2022). En la Fac. de Ing. de la UNLP del 17 al 19 de agosto de 2022. Modalidad presencial.

8. Antecedentes Científicos, Transferencia de Investigación Científica, Desarrollo y/o Innovación Tecnológica.

- 8.1. 2003 – 2004. Diseño circuito integrado (MODEM) para transmisión de datos a través de la red eléctrica pública. El trabajo se realizó para las Empresas PENTACOM POWERTECH INC. Se diseño, enviado a fabricar y probado con éxito el primer (ASIC) que se desarrolló en Córdoba con fines industriales.
- 8.2. Investigador de Grupo Asociado para proyecto PAV 2003-00076-00000 de la SECYT.
- 8.3. Investigador de Grupo Asociado PAE - EICAR – TICs 2006
- 8.4. Investigador de Grupo Asociado PAE 37079 – Microelectrónica 2006-2014.
- 8.5. Investigador para el proyecto binacional MinCyT (Argentina) y DST (Sudáfrica). Proyecto trianual 2014-2017. Entre la UCC y la Universidad de Pretoria “Estudio para el desarrollo de dispositivos de SiGe”.

9. Becas, distinciones y premios

- 9.1. Beca otorgada por el Comisariado General de Relaciones Internacionales de Bélgica para la realización de una Licenciatura en Ciencias Aplicadas con orientación a la Microelectrónica en la Universidad Católica de Lovaina la Nueva. Bélgica. Set 1991 a set 1992.
- 9.2. Beca otorgada por la agencia internacional del Japón (JICA) para la realización de un certificado de especialización en “Electronics Engineering (Microcomputer)”. Desde 13 de Noviembre de 1995 al 9 de Febrero de 1996 en **Sapporo-Japón**.
- 9.3. Beca otorgada por el Ministerio de Educación de Taiwán, para la participación en un Workshop de entrenamiento para investigadores acerca de nuevas tecnologías de la Información y las Comunicaciones. Realizado en la National Chiao Tung University en Taipéi. Taiwán, del 30/11/2009 al 4/12/ 2009.



Dr. Walter José Lancioni.